

Universidade Federal do Espírito Santo – Departamento de Informática
Elementos de Lógica Digital (INF09285)
2º Trabalho Prático
Período: 2010/2

Profª Patrícia Dockhorn Costa, Email: pdcosta@inf.ufes.br

Data de Entrega: 02/12/2010

Grupos de 3 pessoas

Regras Importantes

- Não é tolerado plágio. Trabalhos copiados serão penalizados com zero.
- A data de entrega é inadiável. Atrasos não serão tolerados neste trabalho.

Ferramenta para simulação

- Ferramenta para simulação de circuitos lógicos: MultiMediaLogic (MMLLogic)
- Download: <http://www.softronix.com/logic.html>

Material a entregar

- Relatório impresso, que deve conter:
 - As resoluções de cada uma das simulações, como indicado;
 - As telas das simulações (use “print screen” para capturar as telas);
 - Organize e explique suas soluções de maneira clara. A clareza e organização são importantes critérios na avaliação.
- Por email (pdcosta@inf.ufes.br):
 - O assunto da mensagem deve ser `eld2010:trab2:<nome1>:<nome2>:<nome3>`
 - Por exemplo: `eld2010:trab2:<joaosilva>:<mariacosta>:<jorgesouza>`
 - Os arquivos (.lgi) com as simulações;
 - O arquivo pdf com a documentação.

Simulação de Circuitos Lógicos

O objetivo deste trabalho é realizar 3 simulações de circuitos lógicos vistos em sala de aula:

Simulação 1

Faça o projeto e desenhe o circuito para, a partir de um código binário, escrever a sequência do sistema hexadecimal em um display de 7 segmentos catodo comum. Simule o comportamento do circuito obtido na ferramenta de simulação MMLLogic e mostre que o comportamento obtido é o esperado. Para simular as entradas, pode-se usar, por exemplo, o componente do tipo “Switch”, que permite o controle das entradas 0 ou 1. Para simular as saídas, use o component “7 Segment LED”.

Para cada uma das entradas da tabela verdade, verifique se a saída no display é a esperada. Capture as telas para o caso das saídas (0, 9, A, D, F). Explique no relatório: como o circuito foi obtido (escreva os passos), como a simulação foi projetada em termos de componentes lógicos e componentes de entrada e saída, e explique o comportamento do circuito para as saídas (0, 9, A, D, F).

Simulação 2

Faça o projeto e desenhe o circuito de um contador assíncrono crescente para contar de 0 a 15_{10} , como discutido em sala de aula (usando Flip-Flops Tipo T). O contador deve ser zerado depois de contar até 15. Simule o circuito obtido na ferramenta MMLLogic. Simule a entrada do clock usando o componente

do tipo “Oscillator”. Mostre as saídas em hexadecimal em um display de 7 segmentos (componente “7 Segment LED”). Para isso, use o circuito obtido na Simulação 1.

Explique no relatório: como o circuito foi obtido (escreva os passos) e como a simulação foi projetada em termos de componentes lógicos e componentes de entrada e saída. Explique o comportamento geral da simulação. Capture as telas de saída em 4 pontos diferentes da contagem.

Simulação 3

Faça o projeto e desenhe o circuito de um somador completo de 4 bits. Simule o comportamento do circuito obtido da ferramenta MMLogic. Use como entrada componentes do tipo “Switch” e para as saídas componentes do tipo “LED”.

Explique no relatório: como o circuito foi obtido (escreva os passos) e como a simulação foi projetada em termos de componentes lógicos e componentes de entrada e saída. Explique o comportamento geral da simulação. Capture telas para as seguintes entradas: $0_{10} + 12_{10}$, $13_{10} + 0_{10}$, $3_{10} + 7_{10}$ e $9_{10} + 9_{10}$.

BOM TRABALHO!

Dicas:

- Na ferramenta MMLogic, o componente JK está mudando de estado na subida do clock e não na descida, como vimos em sala de aula. Para resolver, basta colocar as entradas dos clocks conectados à Q negado ao invés de Q. A propriedade "Edge triggered" deve estar selecionada para o JK funcionar como mestre-escravo.
- Para mudar a velocidade da simulação, selecione menu "Simulate", "Setup", "Specify" (ex. 1Hz, i.e., um ciclo por segundo).