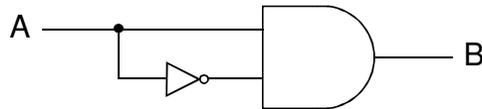


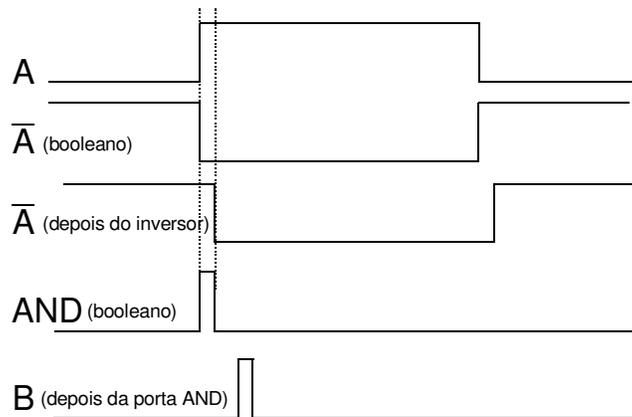
Exercício Resolvido 3.8.7

Fisicamente, uma porta lógica demora um determinado tempo para responder à variação num dos sinais de entrada. Por exemplo, um inversor TTL tem um tempo de resposta de cerca de 10 ns, enquanto que uma porta AND tem um atraso de aproximadamente 20 ns. Isto pode causar a ocorrência de pulsos espúrios ou pulsos transientes na saída da porta lógica. Analise o circuito a seguir e verifique a ocorrência de pulsos transientes.



Solução:

Na ótica da álgebra booleana, a saída B seria sempre igual a 0, pois, de acordo com o teorema T9, $B = A \cdot \bar{A} = 0$. Contudo, devido ao retardo de resposta do inversor, é possível que, quando A variar de 0 para 1, momentaneamente a porta AND receba duas entradas iguais a 1, como no diagrama abaixo. Isto significa que haverá um transiente (pulso espúrio), cuja duração é igual ao atraso do inversor.



3.9. Exercícios

3-1) Mostre que $(A \oplus B) \cdot (A \oplus C) = A\bar{B}\bar{C} + \bar{A}BC$.

3-2) Mostre que $AB + \bar{A}C + BC = AB + \bar{A}C$.

3-3) Demonstre os teoremas T12 a T17.

- (a) $A + AB = A$ (T12)
- (b) $A(A + B) = A$ (T13)
- (c) $A + \overline{A}B = A + B$ (T14)
- (d) $A(\overline{A} + B) = AB$ (T15)
- (e) $AB + A\overline{B} = A$ (T16)
- (f) $(A + B)(A + \overline{B}) = A$ (T17)

3-4) Demonstre os teoremas T19 e T20.

- (a) $AB + \overline{A}C + BC = AB + \overline{A}C$ (T19)
- (b) $(A + B)(\overline{A} + C)(B + C) = (A + B)(\overline{A} + C)$ (T20)

3-5) Seja uma porta P de duas entradas A e B, onde $P = \overline{A}B$. Mostre que { P } é um conjunto completo funcional.

3-6) Seja F uma função booleana de N variáveis. Mostre que:

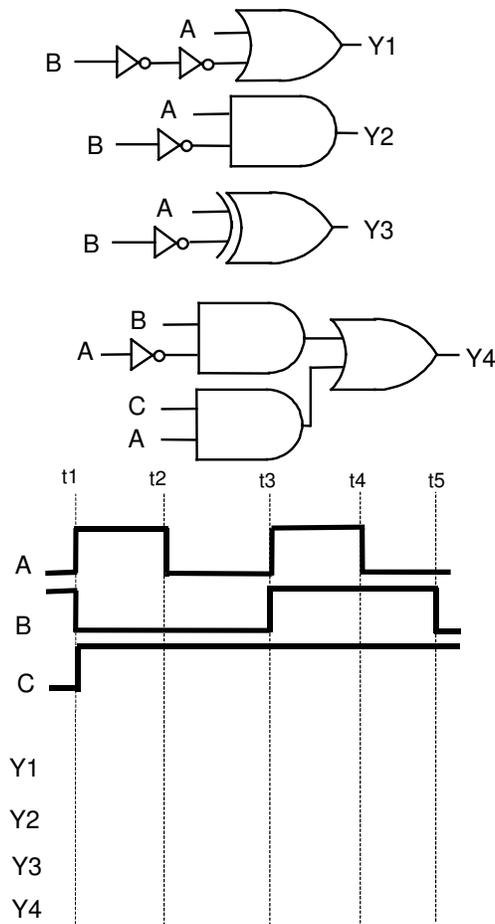
- (a) $F(X_1, X_2, \dots, X_N, +, \cdot) = \overline{F}(\overline{X}_1, \overline{X}_2, \dots, \overline{X}_N, \cdot, +)$
- (b) $F(X_1, X_2, \dots, X_N) = X_1 F(1, X_2, \dots, X_N) + \overline{X}_1 F(0, X_2, \dots, X_N)$
- (c) $F(X_1, X_2, \dots, X_N) = \{ X_1 + F(0, X_2, \dots, X_N) \} \{ \overline{X}_1 + F(1, X_2, \dots, X_N) \}$
- (d) $X_1 F(X_1, X_2, \dots, X_N) = X_1 F(1, X_2, \dots, X_N)$
- (e) $X_1 + F(X_1, X_2, \dots, X_N) = X_1 + F(0, X_2, \dots, X_N)$
- (f) $\overline{X}_1 F(X_1, X_2, \dots, X_N) = \overline{X}_1 F(0, X_2, \dots, X_N)$
- (g) $\overline{X}_1 + F(X_1, X_2, \dots, X_N) = \overline{X}_1 + F(1, X_2, \dots, X_N)$

3-7) Calcule:

- (a) $(10111000)_{2,C}$
- (b) $(11001100,1)_{2,C}$
- (c) $(11001100,10000000)_{2,C}$
- (d) $(11001100,11)_{2,C}$
- (e) $(11001100,11111\dots)_{2,C}$
- (f) $(11001101)_{2,C}$
- (g) $(111\dots1)_{2,C}$
- (h) $(000\dots0)_{2,C}$

3-8) Em um sistema de comunicação, transmitem-se palavras com 4 bits de informação e mais um bit de paridade. Ao final de cada 5 conjuntos de informação + paridade, é transmitida uma palavra verificadora com 5 bits. Supondo que a probabilidade de ocorrência de um erro de comunicação seja igual a p , calcule a probabilidade da recepção poder receber um bloco com no máximo 1 erro, ou seja, que a recepção seja capaz de auto-corriger eventuais erros. Calcule esta probabilidade para $p = 10^{-4}$, $p = 10^{-5}$, $p = 10^{-6}$ e $p = 10^{-7}$.

3-9) Dadas as formas-de-onda de A, B e C, desenhe nas saídas das portas lógicas possíveis pulsos espúrios decorrentes de retardos dos inversores. Considere que as portas AND, OR e XOR não possuem retardos.

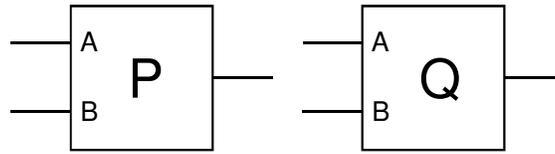


3-10) (Exame Nacional de Cursos - Provão - 2003)

Existem 16 possíveis funções para portas lógicas com duas entradas. As mais empregadas são as portas E, OU, Inversora, Não-E, Não-OU e OU-Exclusivo. Dentre as 16 funções, foram selecionadas duas, implementadas por meio das portas lógicas P e Q, cujas tabelas-verdades são representadas a seguir. Observe que as entradas A e B não são comutativas e que os níveis lógicos 0 e 1 estão disponíveis para serem utilizados como entradas.

A	B	Porta P
0	0	0
0	1	0
1	0	1
1	1	0

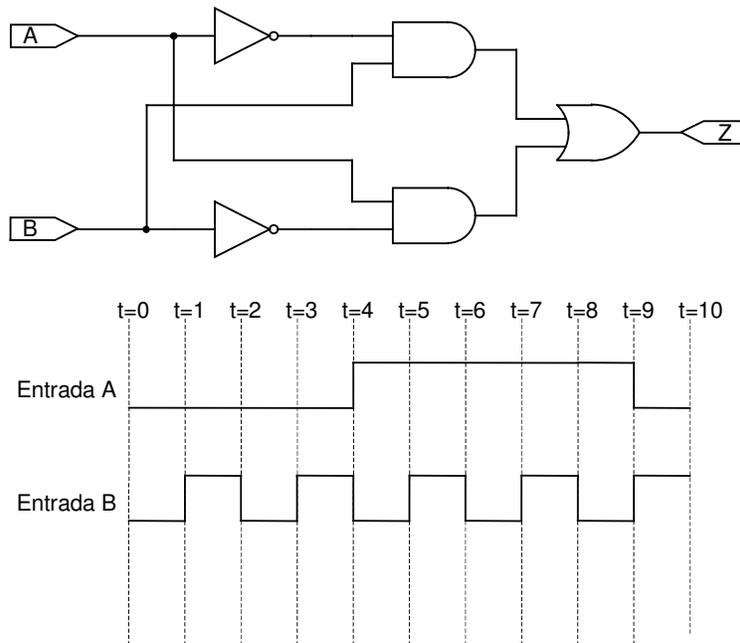
A	B	Porta Q
0	0	0
0	1	1
1	0	0
1	1	0



- Utilizando exclusivamente portas P, construa uma porta inversora.
- Utilizando exclusivamente portas Q, construa uma porta inversora.
- Utilizando exclusivamente portas P, construa uma porta E de duas entradas.
- Utilizando exclusivamente portas Q, construa uma porta OU de duas entradas.

3-11) (Exame Nacional de Cursos - Provão - 2001)

O circuito combinacional da figura abaixo é muito empregado em somadores e geradores de paridade. Com base nas formas-de-onda das entradas A e B do circuito, desenhe a forma-de-onda da saída Z. Assinale os possíveis transientes no sinal Z de saída, ocasionados por retardos não uniformes provocados pelas portas lógicas.



3-12) (Concurso para o Quadro de Engenheiros Militares do Exército - Eletrônica - 1997)

Usando apenas portas XOR, minimize a expressão abaixo e apresente o circuito que a realize.

$$\overline{C}\overline{B}\overline{A} + \overline{C}B\overline{A} + \overline{C}\overline{B}A + CBA$$

3-13) As representações de números reais mais usadas foram padronizadas pela norma IEEE 754, pelas quais o ponto decimal não é fixo. Com ela, consagrou-se o termo *ponto-flutuante*, que passou a designar um número real. A norma IEEE 754 define 2 formas de representação: precisão simples (*float* da linguagem C) e precisão dupla (*double* da linguagem C). De acordo com a figura, estas representações reservam um campo de 1 bit para sinal, um campo de 8 (precisão simples) ou 11 (precisão dupla) bits para expoente e um campo de 23 (precisão simples) ou 52 (precisão dupla) bits para a parte fracionária. A equação abaixo mostra como um real é representado, onde o bit mais significativo de F é sempre igual a 1.

1 bit	8 bits	23 bits
S	$E = E_7E_6...E_0 = 127 + \text{expoente}$	$F = F_{22}F_{21}...F_0 = 1,...$
Precisão Simples		

1 bit	11 bits	52 bits
S	$E = E_{10}E_9...E_0 = 1023 + \text{expoente}$	$F = F_{51}F_{50}...F_0 = 1,...$
Precisão Dupla		

$$\text{Real (precisão simples)} = SE_7E_6...E_0F_{22}F_{21}...F_0 = (-1)^S 2^{E-127} \sum_{i=0}^{22} F_i 2^{i-22}$$

$$\text{Real (precisão dupla)} = SE_{10}E_9...E_0F_{51}F_{50}...F_0 = (-1)^S 2^{E-1023} \sum_{i=0}^{51} F_i 2^{i-51}$$

Assim, a representação de 14d é 0 1000010 11100000000000000000 em precisão simples, já que:

- S = 0 (pois o real é positivo)
- E = 1000010b = 130d = 127d + 3d (pois $14 = 1,75 \times 8 = 1,75 \times 2^3$)
- F = 1110000...0b (pois $1,75 = 2^0 + 2^{-1} + 2^{-2}$)

Portanto, calcule as representações *float* e *double* de:

- | | | |
|-------------|----------------|--------------------------|
| (a) + 0,0 | (g) + 1,1 | (m) + 0,0000125 |
| (b) - 0,0 | (h) + 1,01 | (n) + 12,25 |
| (c) + 5,4 | (i) - 1,1 | (o) máximo real |
| (d) - 5,4 | (j) - 1,01 | (p) mínimo real |
| (e) + 1,5 | (k) + 1,111... | (q) máximo real negativo |
| (f) - 0,375 | (l) + 4,444... | (r) mínimo real não nulo |