

Universidade Federal do Espírito Santo – Departamento de Informática
Elementos de Lógica Digital (INF09285)
1º Trabalho Prático
Período: 2012/2

Profª Patrícia Dockhorn Costa, Email: pdcosta@inf.ufes.br

Data de Entrega: 7/03/2013

Grupos de 2 pessoas

Ferramenta para simulação

- Ferramenta para simulação de circuitos lógicos: Logisim
- Download: <http://ozark.hendrix.edu/~burch/logisim/pt/index.html>

Material a entregar

- Relatório impresso, que deve conter:
 - As resoluções de cada uma das simulações, como indicado;
 - As telas das simulações (use “print screen” para capturar as telas);
 - Organize e explique suas soluções de maneira clara. A clareza e organização são importantes critérios na avaliação.
- Por email (pdcosta@inf.ufes.br):
 - O assunto da mensagem deve ser `eld2012:trab1:<nome1>:<nome2>`
 - Por exemplo: `eld2012:trab1:<joaosilva>:<mariacosta>`
 - Os arquivos (*.circ) com as simulações;

Simulação de Circuitos Lógicos

O objetivo deste trabalho é realizar simulações de circuitos lógicos obtidos de expressões booleanas e tabelas verdade. Execute (e explique) o processo de simplificação das expressões (usando álgebra de boole ou diagramas de Karnaugh).

Simule o comportamento dos circuitos obtidos das expressões simplificadas na ferramenta de simulação Logisim e mostre que o comportamento obtido é o esperado (através da tabela verdade). Para simular as entradas, pode-se usar, por exemplo, o componente do tipo “Botão”, que permite o controle das entradas 0 ou 1. Para saídas, pode-se usar, por exemplo, componentes do tipo “LED”.

Explique no relatório: como os circuitos foram obtidos (descreva passo a passo) e como as simulações foram projetadas em termos de componentes lógicos e componentes de entrada e saída. Explique o comportamento geral da simulação. Para cada simulação, capture 3 telas contendo combinações diferentes de entradas.

Exercício 1: Simplifique as expressões booleanas e simule os circuitos na ferramenta:

1) $(A \oplus B + \overline{BCD})[\overline{D} + \overline{BC} + D(\overline{A+B})] + \overline{AD}$

2) $A[\overline{B(C+D)} + \overline{A(B+C)}] + \overline{CD} + \overline{ABC} + AB$

3) $ABC + AB + \overline{ABCD} + BD + CD + \overline{BCD} + \overline{ABCD}$

4) $\overline{A}[\overline{B.C} + A.(C+D) + B.\overline{C}.D] + B.\overline{D}$

Exercício 2: Implemente (e simule) o circuito correspondente à tabela verdade a seguir, usando apenas portas NAND.

A	B	C	S
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

BOM TRABALHO!